

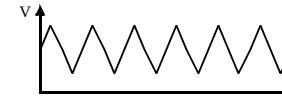
F5: Digital hårdvara

- Innehåll:
 - Digitala signaler
 - Grindar (*gates*)
 - Symboler
 - Logiska kretsar
 - Timing diagram
 - Fördröjningar
 - Tillstånd för digitala signaler
 - Logikfamiljer (CMOS, TTL)

1 (20)

Digitala signaler

- Analog signal i analogt system



Analog karakteristik:

- kontinuerliga signalnivåer
- mycket små och "mjuka" nivåförändringar

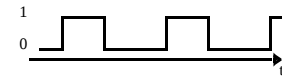
- Analog signal i digitalt system



Digital karakteristik:

- Diskreta signal signalnivåer (oftast spänning)
- Två nivåer: på/av, hög/låg, 1/0 (binära)
- icke-sammanhängande eller kvantiserade nivåändringar

- Digital signal i digitalt system



2 (20)

Digital kontra Analog

- Omvärlden är till sin natur analog
- Många elektronikkomponenter är bättre då de är digitala

Digital	Analog
Compact Disc (CD)	magnetband
mikroprocessorstyrda maskiner	mekaniskt styrda maskiner
telefonisystem	telefonisystem
digitala datorer (PC, superdatorer)	analoga "datorer" (OP-förstärkare, resistanser, kapacitanser)

3 (20)

Fördelar med digitala system

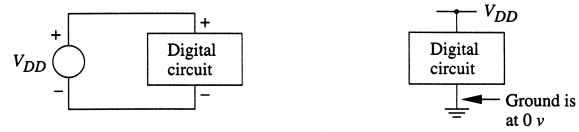
Många system som tidigare var analoga har ersatts av digitala system. Anledningarna till detta kan vara någon/några av följande punkter:

- **Okänslig för störningar / robust:** En digital krets ger identiskt resultat oberoende av variationer i matningsspänning, temperatur, komponent m.m.
- **Flexibilitet:** digitala kretsar kan göras programmerbara och samma krets kan användas i många sammanhang (t.ex mikroprocessor, programmerbara logiska kretsar).
- **Hastighet:** digitala kretsar kan utföra >100 miljoner operation per sekund
- **Ekonomi:** integrerade kretsar gör att komplexa funktioner kan tillverkas billigt och byggas in i alla typer av produkter

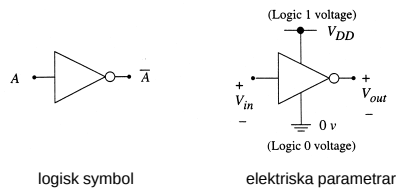
4 (20)

Digitala kretsar

• Matningsspänning



• Exempel: inverterare



5 (20)

Logiska nivåer

• Idealt sett

- logisk 1 $\odot$ 5V (då $V_{DD} = 5V$)
- logisk 0 $\odot$ 0V

• I praktiken

definieras spännsområden för logisk 0 och logisk 1.

V_{OH} : logisk hög utspänning

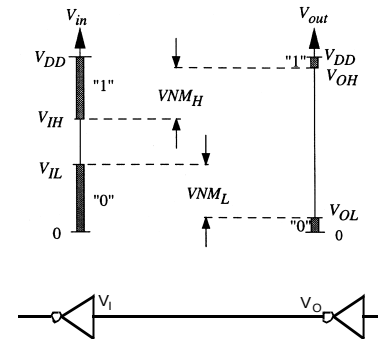
V_{OL} : logisk låg utspänning

V_{IH} : logisk hög inspänning

V_{IL} : logisk låg inspänning

V_{NMH} : brusmarginal för hög

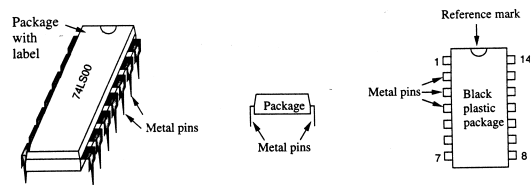
V_{NML} : brusmarginal för låg



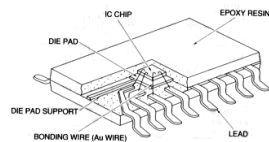
6 (20)

Komponenter - digitala integrerade kretsar

• Integrerad krets kapslad i en enkel kapsel (Dual in-line kapsel)



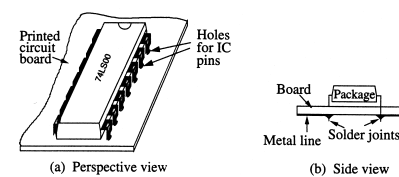
• Integrerad krets i genomskärning



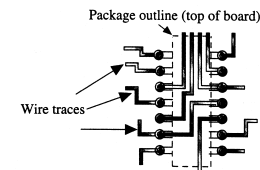
7 (20)

Montering av IC på mönsterkort

• Placering av IC på mönsterkort



• Ledningsdragnig



8 (20)

Integrerade kretsar (IC)

- En samling logiska grindar som tillverkas på en och samma kiselbricka (chip)
- Klassificering av integrerade kretsar
 - Small-Scale Integration (SSI): innehåller 1 - 20 logiska grindar (exempel: 7400-serien SSI IC)
 - Medium-Scale Integration (MSI): innehåller 20 - 200 logiska grindar (exempel: räknare, avkodare, multiplexers)
 - Large-Scale Integration (LSI): innehåller 200 - 200 000 logiska grindar
 - Very Large-Scale Integration (VLSI): innehåller >200 000 logiska grindar
 - Ultra Large-Scale Integration (ULSI): innehåller >250 000 000
- ASICs: Integrerade kretsar som är konstruerade för en specifik application
 - ASIC = Application Specific Integrated Circuit
 - På svenska: kundanpassad krets, tillämpningsspecifik krets

9 (20)

Fördröjningar

• Omslagstider

IDEAL, ingen omslagstid



t_r stigtid (rise time)

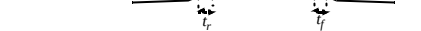
t_f falltid (fall time)

Approximation av omslagstid



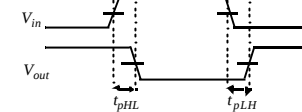
t_r är den tid det tar för signalen att gå från 10% till 90% av sina slutvärden

Verklig timing



t_f är den tid det tar för signalen att gå från 90% till 10% av sina slutvärden

• Propageringsfördröjning (grindfördröjning)

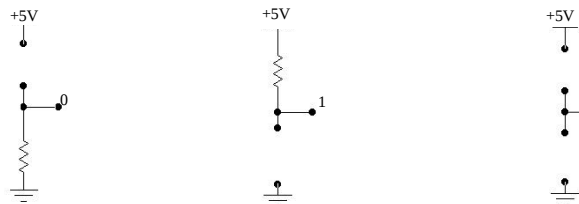


t_{pHL} propageringstid hög till låg
 t_{pLH} propageringstid låg till hög

Fördröjningen mäts från mittpunkten av omslaget.

10 (20)

Tillstånd för digitala signaler



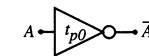
Tillstånd	Förklaring
0	logisk nolla
1	logisk etta
Z	hög impedans (hi-Z)
X	don't care (antigen 0 eller 1), odefinierat

11 (20)

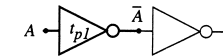
Fan-out

Fan-out för en grind är antalet grindar som drivs av den utgången.

Generellt så ökar den logiska fördröjningen hos en grind med ökad fan-out



(a) No load (Fan-out = 0)



(b) Fan-out = 1

$$t_{pt} = t_{p0} + 1 \cdot t_{pL}$$

Den logiska fördröjningen beror på två faktorer

- 1) Den interna fördröjningen i grunden (t_{p0}). Det är fördröjningen vid fan-out = 0
- 2) Den lastberoende fördröjningen (t_{pL}) som behövs för att driva lasten.

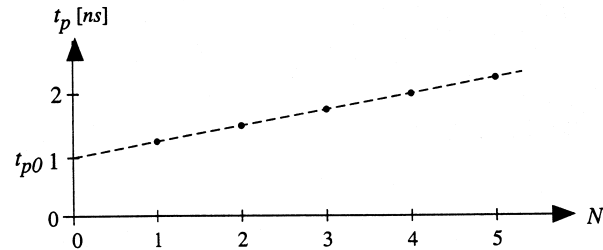
12 (20)

Fan-out

- Generellt

För fan-out av N kan man skriva att grindfördröjningen t_{pN} är:

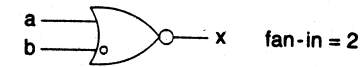
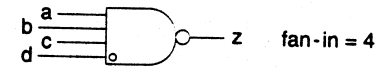
$$t_{pN} = t_{p0} + N \cdot t_{pL}$$



13 (20)

Fan-in

En grinds **fan-in** är antalet ingångar grunden har.

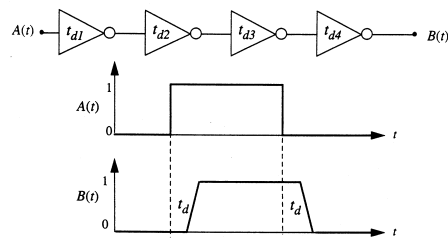


En grind med liten fan-in (d.v.s litet antal ingångar) har kortare logisk fördröjning än en med stor fan-in. En AND2 grind har mindre t_{p0} än en AND4.

14 (20)

Fördröjning i kaskadkopplade grindar

- Kaskadkopplade inverterare



$$t_{d1} = t_{d2} = t_{d3} = t_{p0,NOT} + t_{pL,NOT}$$

$$t_{d4} = t_{p0,NOT} + t_{pL}$$

där $t_{p0,NOT}$ är den interna grindfördröjningen, $t_{pL,NOT}$ är lastberoende fördröjningen för inverteraren. t_{pL} är fördröjningen p.g.a lasten vid punkten B.

Den totala fördröjningen blir $t_d = 4 \cdot t_{p0,NOT} + 3 \cdot t_{pL,NOT} + t_{pL}$

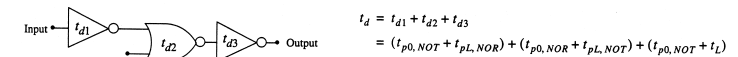
15 (20)

Grindfördröjningar i logiska nät

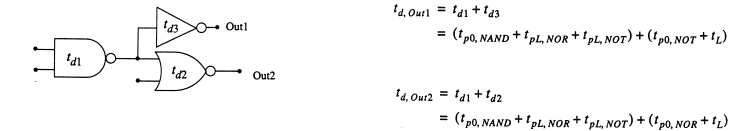
- Generellt: grindfördröjning genom en kedja av grindar

$$t_D = \sum_{n=1}^N t_{dn} \text{ där } t_{pn} \text{ är grindfördröjningen genom grind } n$$

- Exempel 1:



- Exempel 2:



16 (20)

Timing hasard

Hittills har vi enbart analyserat kretsar i viloläge, där deras beteende beskrivs i sanningstabeller och Karnaugh-diagram.

På grund av tidsfördröjningar i de logiska grindarna kan kretsens transientbeteende skilja sig från det beteende man ser i viloläge.

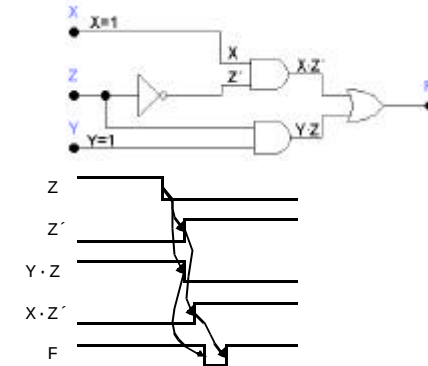
Innan kretsen når sitt viloläge kan utgången tillfälligt anta tillfälliga värden en eller flera gånger, detta kallas *glitchar*.

Situationen då sannolikheten $\neq 0$ för att en glitch ska kunna uppstå kallas för hasard.

17 (20)

Statisk hasard

Exempel på statisk-1 hasard



18 (20)

Definitioner statisk hasard

• Statisk-1 hasard

En statisk-1 hasard är ett par ingångskombinationer som (a) endast skiljer sig i en variabel och (b) både ger en etta på utgången, på ett sådant sätt att det finns en möjlighet att utgången momentant kan bli noll under övergången i den förändrade ingångsvariabeln.

• Statisk-0 hasard

En statisk-0 hasard är ett par ingångskombinationer som (a) endast skiljer sig i en variabel och (b) både ger en nolla på utgången, på ett sådant sätt att det finns en möjlighet att utgången momentant kan bli ett under övergången i den förändrade ingångsvariabeln.

19 (20)

Detektera och eliminera statisk hasard m.h.a K-diagram

I ett Karnaugh-diagram kan man detektera statisk-hazard i en två-nivåers summa-av-produkt uttryck.

En summa-av-produkt uttryck har ingen statisk-0 hasard.

En summa-av-produkt uttryck kan ha statisk-1 hasard.

Exempel:

Z \ Y	00	01	11	10
0	0	0	1	0
1	0	1	1	0

$$F = X \cdot Z' + Y \cdot Z$$



Z \ Y	00	01	11	10
0	0	0	1	1
1	0	1	1	0

$$F = X \cdot Z' + Y \cdot Z + X \cdot Y$$



20 (20)