

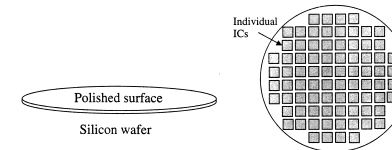
F2: MOS transistorens elektriska karaktärer

- Målsättning
 - Ge en bakgrund till de grundläggande designekvationerna för MOS transistor
 - Peka ut de parametrar som kan kontrolleras av konstruktören och de som kontrolleras av teknologin
- Innehåll
 - Inledning till MOS teknologin
 - Halvledarmaterial
 - PN övergång
 - MOS struktur
 - MOS strukturens olika moder
 - MOS transistorens fysiska uppbyggnad
 - Grundläggande DC ekvationerna
 - MOS transistorens olika arbetsområden
 - Faktorer som påverkar transistorströmmen (I_D)
 - 2:a ordningens effekter som påverkar DC-karakteristiken

1 (23)

Introduktion till halvledare

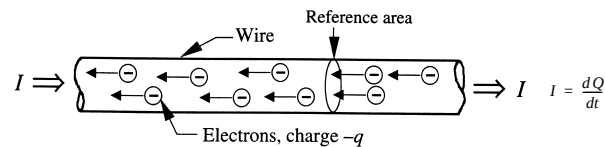
- En halvledarkomponent byggs på en tunn kiselskiva (wafer)
- En integrerad krets består av olika lager av material
 - kisel (halvledare)
 - glas (isolator, SiO_2)
 - metall (ledare, Al)



- Halvledare
 - leder ström "halvdåligt"

2 (23)

Strömflöde genom ett material

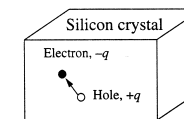


- laddningsbärare
 - elektroner (laddning $-q$)
 - hål (laddning $+q$)
- är fria och är tillgängliga för att leda ström

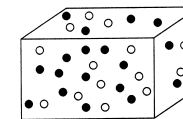
3 (23)

Halvledare

- I rent kristallint kisel (kallas för intrinsiskt) finns endast en låg koncentration av elektroner som kan vara laddningsbärare
- De flesta är bundna till atomkärnan
- Vid högre temperaturer kan elektron-hål par bryta sig loss



(a) Low temperatures



(b) Room temperature

n = antal elektroner / volymenhet

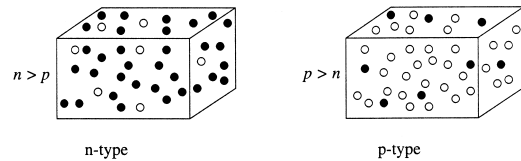
p = antal hål / volymenhet

$n = p$

4 (23)

Dopning

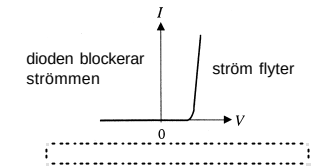
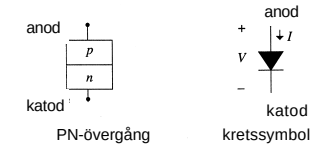
- För att öka antalet laddningsbärare lägger man till "förorenande" atomer till det rena kiset, kallas för *dopning*
- Arsenik (As) eller fosfor (P) används för att öka antalet elektroner som laddningsbärare. Man får en halvledare av n-typ $n > p$
- Bor (B) används för att öka antalet hål som laddningsbärare. Man får en halvledare av p-typ $p > n$



5 (23)

PN-övergång

- En PN-övergång fås då man sätter samman en region av n-typ och en region av p-typ



6 (23)

MOS struktur

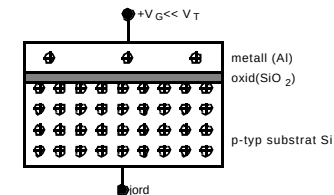
- I CMOS kretsar är det MOSFET som är den komponent som används för att konstruera logiken
- MOSFET = Metal-Oxide-Silicon Field Effect Transistor

Metal	M
Oxide	O
Silicon (Si)	S

7 (23)

MOS strukturens tre moder

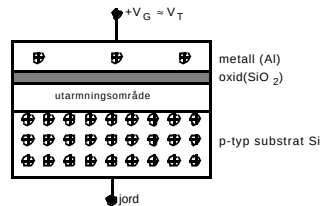
- Accumulation
 - Spänningen V_G är mycket mindre än en given tröskelspänning V_T



8 (23)

MOS strukturens tre moder

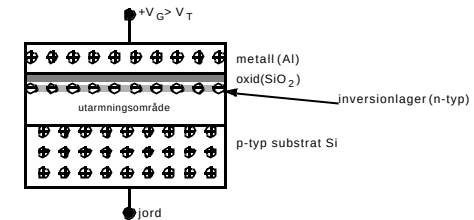
- **Utarmning (depletion)**
 - Då V_G ökas till V_T så stöts hålen bort och ett utarmningsområde, avsaknad av laddningsbärare, bildas.



9 (23)

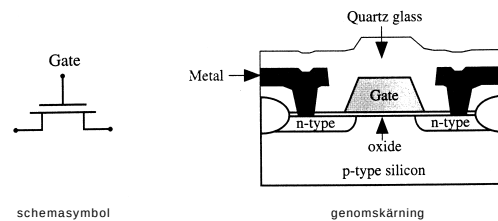
Inversion

- Då V_G är större än V_T så attraheras elektroner i regionen under gaten och bildar ett ledande lager med elektroner.



10 (23)

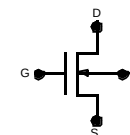
MOS transistorens fysiska uppbyggnad



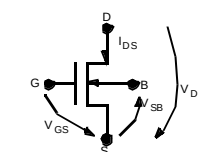
11 (23)

Definition av nMOS transistorens anslutningar

nMOS med 4 anslutningar

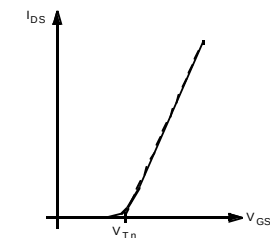
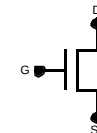


Strömmar och spänningar



G = Gate anslutning
D = Drain anslutning
S = Source anslutning
B = Bulk anslutning

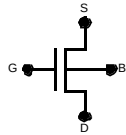
nMOS med 3 anslutningar,
B är ansluten till 0V



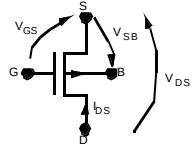
12 (23)

Definition av pMOS transistorns anslutningar

pMOS med 4 anslutningar

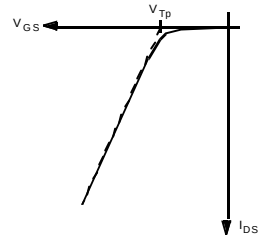
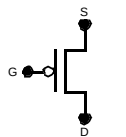


Strömmar och spänningar



G = Gate anslutning
D = Drain anslutning
S = Source anslutning
B = Bulk anslutning

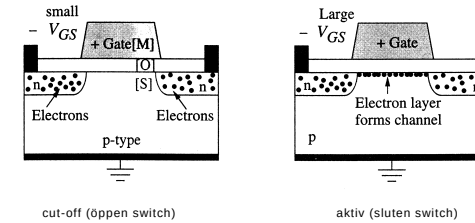
pMOS med 3 anslutningar,
B är ansluten till V_{DD}



13 (23)

Switching av MOSFET

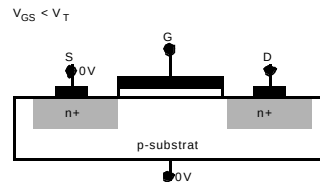
- Det tunna oxidlagret under gaten isolerar den från övriga transistoren
- En spänning V_{GS} som överstiger tröskelspänningen V_T ger en ledande väg mellan source (S) och drain (D).
- MOSFET är en spänningskontrollerad switch där V_{GS} styr strömmen genom komponenten



14 (23)

MOS transistorns arbetsområden

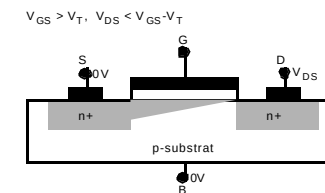
- cut-off



$$I_{DS} = 0$$

15 (23)

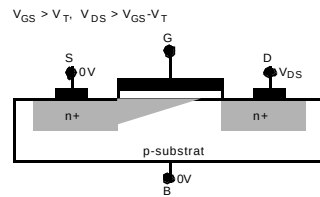
- linjär



$$I_{DS} = \beta \left[(V_{GS} - V_T)V_{DS} - \frac{V_{DS}^2}{2} \right]$$

16 (23)

• mättnad



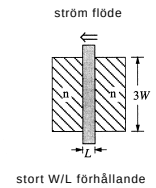
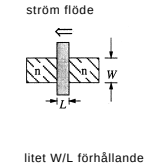
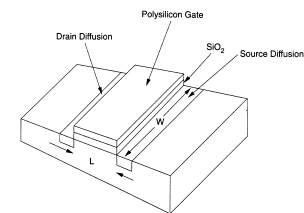
$$I_{DS} = \frac{\beta}{2} (V_{GS} - V_T)^2$$

17 (23)

Faktorer som påverkar I_{DS}

• Transistordimensioner (W och L)

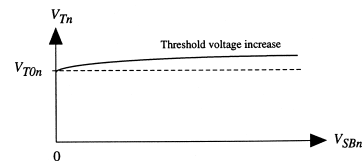
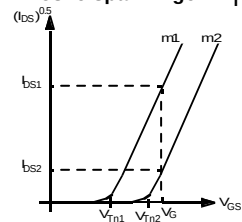
- Kanalbredd (channel width W)
- Stort W → stor I_{DS}
- Kanallängd (channel length L)
- Stort L → liten I_D



18 (23)

Faktorer som påverkar I_{DS}

• Tröskelspänningen V_T



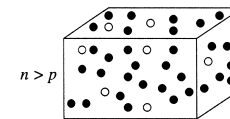
$$V_T = V_{T0} + \gamma (\sqrt{-2\phi_F + V_{SB}} - \sqrt{-2\phi_F})$$

19 (23)

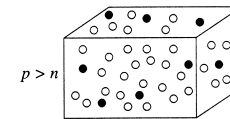
Faktorer som påverkar I_{DS}

• Mobilitet (μ)

- mobiliteten anger laddningsbärarens rörlighet och därmed hur bra den leder ström.
- hålens mobilitet (μ_p) är sämre än elektronernas (μ_n)
- μ_n/μ_p förhållandet är ungefär 2.5



(a) n-type silicon



(b) p-type silicon

20 (23)

Strömförstärkningsfaktorn β

- Storleken av β beror på:

- processparametrar
- transistordimensioner

$$\beta = \mu \frac{\epsilon}{t_{ox}} \cdot \frac{W}{L}$$

μ = mobilitet

ϵ = dielektricitetskonstant ($\epsilon = \epsilon_0 \epsilon_{SiO_2}$)

t_{ox} = gate-oxidens tjocklek

W = kanalbredd

L = kanallängd

Andra vanligt förekommande symboler:

$$k' = \mu \frac{\epsilon}{t_{ox}}$$

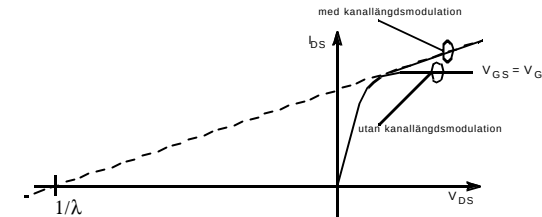
$$C_{ox} = \frac{\epsilon}{t_{ox}}$$

2:a ordningens effekter

- Tröskelspänningens (V_T) spänningsberoende

$$V_T = V_{T0} + \gamma (\sqrt{-2\phi_F + V_{SB}} - \sqrt{-2\phi_F})$$

- Kanallängdsmodulation



$$I_{DS} = \beta (V_{GS} - V_T)^2 (1 + \lambda V_{DS})$$

Parametrar till SPICE

- SPICE är en kretssimulator som kan användas för att simulera den analoga beteendet för en digital krets

- noggrann
- långsam

- Parametrar som ges till simulatoren för MOSFETs

Parameter	Enhet	Förklaring
VT0	V	Tröskel spänning
KP	A/V ²	Transkonduktanskoefficient
GAMMA	V ^{0.5}	Bulk tröskel parameter
PHI	V	Yipotentia vid kraftig inversion
LAMBDA	V ⁻¹	Kanallängdsmodulationskoefficient
LD	m	Lateral diffusion
TOX	m	Oxid tjocklek
NSUB	cm ⁻³	Substrat doping