

Tentamen DigitalKretskonstruktion/Digitalkonstruktion II

Datum: 1999-10-30

Skrivningstid: 5 timmar

Hjälpmedel: Physics Handbook, miniräknare

Kursansvarig: Bengt Oelmann, tel: 060-14 87 92, e-post: Bengt.Oelmann@ite.mh.se

max. antal poäng: 44

Anvisningar för inlämnade lösningar:

- Resonemang och motiveringar får ej vara så knapphändiga att de blir svåra att följa.
- Införda beteckningar skall definieras.
- Tankegången bakom uppställda ekvationer skall förklaras.
- Uträkningarna skall vara tillräckligt fullständiga för att visa hur slutresultatet erhållits.
- Approximationer och antaganden ska motiveras och underkastas efterkontroll.
- Ange svaren med lämpligt antal gällande siffror
- Varje problemlösning skall avslutas med ett klart formulerat svar.

UPPGIFTER

1. Konstruera statiska CMOS grindar för nedanstående logiska funktioner. Rita transistor-scheman (4 p)

- a) $f = \overline{a} \cdot \overline{b} \cdot \overline{c} + a \cdot b \cdot c \cdot d \cdot e$
- b) $z = f(a,b,c)$ enligt tabellen nedan

a	b	c	z
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	0

2. Konstruera funktionen $f = a_0 \cdot a_1 \cdot a_2 \cdot a_3 \cdot a_4 \cdot a_5 \cdot a_6 \cdot a_7$ i följande tekniker:

a) TSPC. Dela upp funktionen i två delar där en del av funktionen beräknas under klockans höga klockperiod och den andra under klockans låga halvperiod.

b) Dominologik. Dela upp funktionen i två steg som kaskadkopplas. Båda stegen ska förladdas under klockans låga halvperiod.

(6p)

3. Konstruera funktionen som är given i sanningstabellen i uppgift 1b) med passtransistor-logik. Funktionen ska realiseras med transmissionsgrindar, rita ett schema för det. (4p)

4. Rita upp ett transistor-schema för vardera en statisk och en dynamisk D-vippa i valfri teknik. (4p)

5. Beräkna värdet för V_O för inverteraren i figur 1. (6p)

TABELL 1.

V_{DD}	5 V
V_{TP}	-0.7 V
V_{TN}	0.5 V
β_D	120 $\mu A/V^2$
β_L	80 $\mu A/V^2$
V_i	5 V

6. Bestäm den dynamiska effektförbrukningen i en digital konstruktion som har matnings-spänningen 3.3V, en switchande kapacitans i de logiska grindarna som uppskattas till 700pF och med en medel-switchingsaktivitet på $\alpha=30\%$ (se bifogad formelsamling för definition). Kapacitansen som switchas av klocksignalen uppskattas till 110pF. Vad blir

den totala dynamiska effektförbrukningen då man klockar konstruktionen i 10MHz.
Bortse från kortslutningseffekten. (4p)

7. Vilka är fördelarna med Built-In Self Test (BIST) jämfört med scan-baserade testmetoder ? (2p)

8. Rita upp ett kretsschema för ett CMOS ingångsskydd. Förklara varför man har ingångsskydd. Förklara vad varje komponent i kretsschemat du ritat har för funktion. (2p)

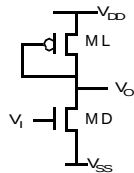
9. Bestäm den längsta RC-fördröjningen för en stigande flank på utgången i kretsen given i figur 2 genom att använda *Penfield-Rubenstein* modellen. Samtliga pMOS respektive nMOS transistorer har samma storlekar. (4p)

10. I kursboken är följande uttryck anggett:

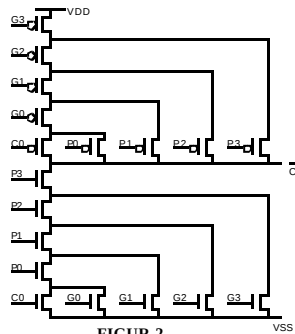
$$t_f = k \times \frac{C_L}{\beta_N \cdot V_{DD}}$$

t_f är falltiden för en statisk CMOS inverterare med en kapacitiv last C_L och matningsspänning V_{DD} . Ta fram uttrycket för konstanten k . Utgå från 1:a ordningens ekvationer för nMOS transistor (se bifogad formelsamling). (8p)

FIGURER



FIGUR 1.



FIGUR 2.

FORMELSAMLING

1:a ordningens ekvationer som beskriver nMOS transistorens beteende i de tre arbetsregionerna:

$$I_{DS} = 0; \quad V_{GS} - V_T \leq 0$$

$$I_{DS} = \beta_N \left[(V_{GS} - V_T) V_{DS} - \frac{V_{DS}^2}{2} \right] \quad 0 < V_{DS} < V_{GS} - V_T$$

$$I_{DS} = \frac{\beta_N}{2} (V_{GS} - V_T)^2; \quad 0 < V_{GS} - V_T < V_{DS}$$

där

$$\beta_N = (\mu_n \epsilon_0 \epsilon_{SiO_2} / t_{ox}) \cdot (W/L); \quad \beta_P = (\mu_p \epsilon_0 \epsilon_{SiO_2} / t_{ox}) \cdot (W/L)$$

$$V_T = V_{T0} + \gamma (\sqrt{|V_{SB}| + 2|\phi_B|} - \sqrt{2|\phi_B|})$$

Dynamisk effektförbrukning i CMOS:

$$P_{dynamisk} = C \cdot V_{DD}^2 \cdot \frac{1}{T}$$

Symbol	Förklaring
β	MOS transistorers transkonduktans parameter [A/V^2]
μ_n	elektronmobilitet [m^2/Vs]
μ_p	hålmobilitet [m^2/Vs]
ϵ_0	permabilitet $8.854 \cdot 10^{-12}$ [As/Vm]
ϵ_{SiO_2}	di-elektrisk konstant för kiseldioxid (3.9)
t_{ox}	tjocklek för gate-oxiden
W	kanalbredd [m]
L	kanallängd [m]
V_T	tröskelspänning [V]
V_{T0}	tröskelspänning vid $V_{SB}=0$ [V]
γ	bulk-tröskel parameter [$V^{0.5}$]
V_{SB}	Source till bulk spänning [V]
ϕ_B	Ytpotential vid kraftig inversion [V]
C	switchande kapacitans [F]
T	klockperiod [s]
α	sannolikheten att en datasignal gör en transition under en klockperiod