

Ämne: Elektroteknik
Kurskod: ETAA32
Nivå: A
Poäng: 3
Ansvarig institution: ITM



Digitalkonstruktion I

Kursbeskrivning och syfte

Kursen ger en introduktion till hårdvarubeskrivande språk. På kursen behandlas konstruktion av kombinatoriska och sekventiella nät med hjälp av VHDL och kommersiella syntesverktyg.

Lärandemål

Kursen är indelad i fem moment där följande inlärningsmål för varje moment är att kursdeltagaren ska kunna:

1. Introduktion till konstruktion av digitala elektroniksystem

förklara för- och nackdelar med hårdvarubeskrivande språk; beskriva konstruktionsflödet för digitalkonstruktion samt vilka konstruktionsverktyg som ingår där; beskriva vilka typer av kretsar som används för implementering

2. Grunder i språket VHDL

beskriva hur en komponent i VHDL är uppbyggd; deklarerar objekt av olika klasser och datatyper; tillämpa operatorer för relationer och aritmetik för syntetiserbar kod

3. Parallell och sekventiell databehandling

utifrån VHDL-kod med både signaltilldelning och variabeltilldelning bestämma utgångarnas vågform; urskilja vilka delar i koden som exekveras parallellt och sekventiellt

4. Konstruktion av kombinatorisk logik i VHDL

utifrån givna grindfördröjningar bestämma den maximala fördröjningen i kombinatorisk logik; definiera statisk- och dynamisk hasard; eliminera statisk hasard m.h.a Karnaugh-diagram; skriva syntetiserbar kod för multiplexer/demultiplexer, kodare/avkodare, aritmetiska funktioner, RAM, ROM;

5. Konstruktion av sekventiell logik i VHDL

skriva syntetiserbar VHDL-kod för Mealy- och Moore maskin utifrån en tillståndsgraf; skriva VHDL-kod som leder till att latchar och vippor införs vid syntes; skriva VHDL-kod för synkron och asynkron initiering av vippor.

Innehåll

Kursen är indelad i fem moment där följande innehåll för varje moment är:

1. Introduktion till konstruktion av digitala elektroniksystem

motivation till att använda hårdvarubeskrivande språk; konstruktionsflöde; utvecklingsverktyg; typer av integrerade kretsar

2. Grunder i språket VHDL

kodmodell; komponentmodell; portar; entity; architecture; identifierare; objekt; variabler; signaler; datatyper; operatorer för relationer

3. Parallell och sekventiell databehandling

modellering för simulering; simuleringscykeln; parallella och sekventiella satser; instansiering av komponenter

4. Konstruktion av kombinatorisk logik

Timing och fördröjningar i digitala kretsar; hasard; aritmetiska enheter; ROM; konstruktionsexempel

5. Konstruktion av sekventiell logik

timing i synkrona system; synkrona processer; latchar; vippor; initiering; Mealy- och Moore-maskiner; räknare; register; RAM; konstruktionsexempel

Lärartimmar och studietimmar

Arbetsinsatsen för hela kursen omfattar normalt 120 timmar. Det betyder att utöver schemalagd tid måste studenten genomföra omfattande självstudier. Antalet lärartimmar för det specifika kurstillfället definieras i schemat.

Examination

På kursen ges något av betygen Underkänd (U), Godkänd (G) eller Väl godkänd (VG). Ingår kursen i civilingenjörs-, högskoleingenjörs- eller teknikerutbildning ges något av sifferbetygen Underkänd (U), 3, 4 eller 5.

Kursen examineras med inlämningsuppgifter med nivågrupperade uppgifter för givet betyg.

Poängfördelning för momenten är 3 poäng för teoridel och 0 poäng för laborationer.

Förkunskaper, krav och rekommendationer

Digitalteknik 3 poäng eller motsvarande

Kurslitteratur

Redovisas på separat bilaga.

Urvalsregler

Urval till kursen sker i enlighet med Högskoleförordningen och Mitthögskolans antagningsordning.

Övrigt

Formalia

Alla revisionsnummer och datum:

Kursplanen skapas 1997-09-09, R1 1998-12-15, R2 1999-06-30,
R3 2002-04-04

Senaste revision beslutad av prefekt vid Institutionen för
informationsteknologi och medier.

Kursplanen gäller från och med HT-2002.

Kursens officiella namn

Elektroteknik A, Digitalkonstruktion 3p

Kursens engelska översättning:

Electrical engineering A, Digital design 3 credits

Utbildningsområde

tekniska området

.....
Handläggare, ämneskollegium

.....
Prefekt

.....
Ordförande, utbildningsråd

.....
Inrapporterat i Ladok