

Introduktion till ASIC

♦ Innehåll

- Vad är en ASIC ?
- Olika typer av ASIC komponenter
 - Full-custom (FC)
 - Standard-cell (SC)
 - Gate-array (GA)
 - Programmable Logic Device (PLD)
 - Field Programmable Gate Array (FPGA)
- Konstruktionsflöde för standard-cell ASIC
- Routing
- I/O

Vad är en ASIC ?

- ♦ ASIC
- ♦ Application-Specific Integrated Circuit
(sv. Kundanpassad krets)
 - En integrerad krets som uppfyller ett specifik uppgift
 - Exempel : MPEG dekoder
- ♦ ”General Purpose Processor”
 - En IC som kan programmeras med mjukvara
 - Exempel: AMD K6, Intel Pentium III

ASIC

- ◆ Storleken på en integrerad krets mäts i antal logiska grindar eller antal transistorer
 - En grind (gate) = 2 ingångars NAND grind
 - Fyra MOS transistorer per grind
 - Exempel: 100k-gate IC → 100,000 2-ing. nand
→ 400,000 transistorer
 - Ett mått som anger vilken typ av teknologi IC:n är tillverkad i:
 - Minsta storlek på de fysikaliska geometrin
 - Exempel: 0.18μm process

ASIC – CMOS IC

- ◆ CMOS IC
 - CMOS teknologin dominerar
 - Hög grad av integration
 - Billig och tillförlitlig
 - Ideala switchar för digitala grindar

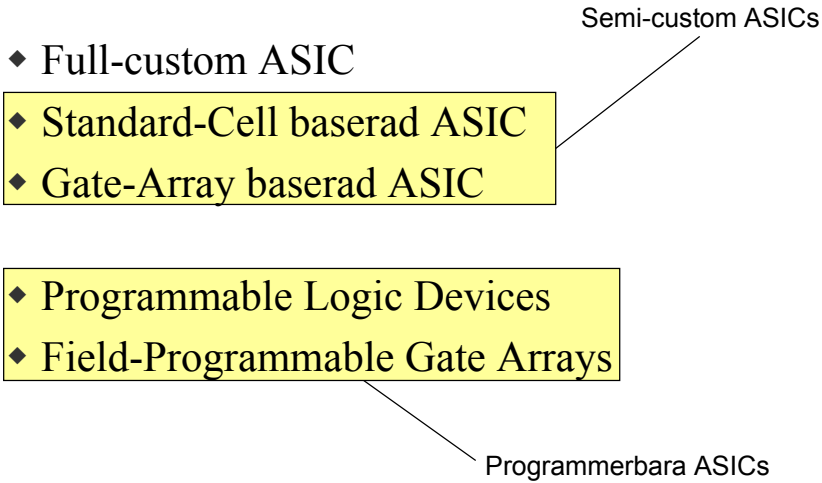
Olika typer av ASIC

- ◆ Full-custom ASIC

- ◆ Standard-Cell baserad ASIC

- ◆ Gate-Array baserad ASIC

Semi-custom ASICs



- ◆ Programmable Logic Devices

- ◆ Field-Programmable Gate Arrays

Programmerbara ASICs

Full-custom ASICs

- ◆ Stora delar av konstruktionen görs ”för hand” för att optimera prestandan.
 - Konstruktion på krets- och layoutnivå
- ◆ Fullt mask-set krävs
- ◆ Tillämpningar
 - Mixed analoga/digitala konstruktioner
 - RF-kretsar

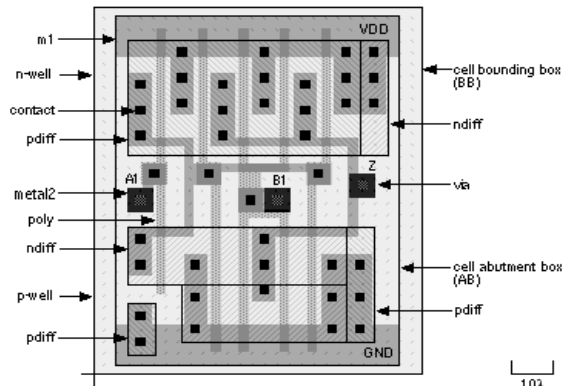
Standard-Cell baserad ASIC

- ◆ På förhand konstruerade och testade celler
 - En cell är en logisk grind, latch eller flip-flop
 - Speciella block kan också inkluderas
 - Minnen, mikroprocessor, A/D-omvandlare etc.
- ◆ Konstruktören definierar
 - Placering av celler
 - Ledningsdragning mellan celler
- ◆ Fullt mask-set krävs
- ◆ Kortare konstruktionstid än FC men lägre prestanda

Copyright Bengt Oelmann 2002

7

Standard-Cell baserad ASIC

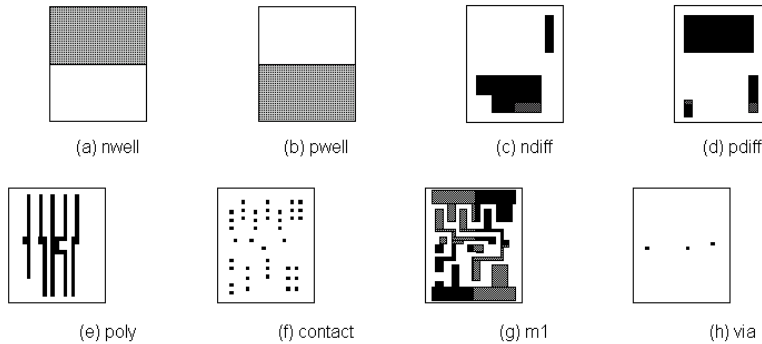


Layout för en standard cell

Copyright Bengt Oelmann 2002

8

Standard-Cell baserad ASIC



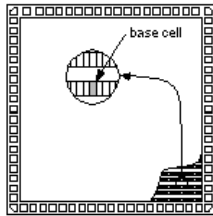
Mask-lager för en standard cell

Gate-Array baserad ASIC

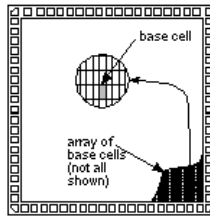
- ◆ Placeringen av transistorer är fördefinierad
- ◆ Grunden i matrisen är pre-fabricerad
- ◆ Endast en del av mask-setet bestäms av konstruktören
- ◆ Kortare konstruktionstid än SC men lägre prestanda

Gate-Array baserad ASIC

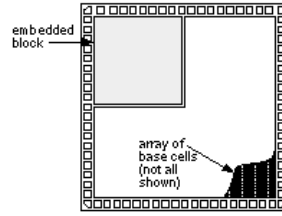
- ◆ Channeled gate arrays
- ◆ Channelless gate arrays (Sea-of-gate)
- ◆ Structured gate arrays



Channeled gate array



Channelless gate array



Structured gate array

Copyright Bengt Oelmann 2002

11

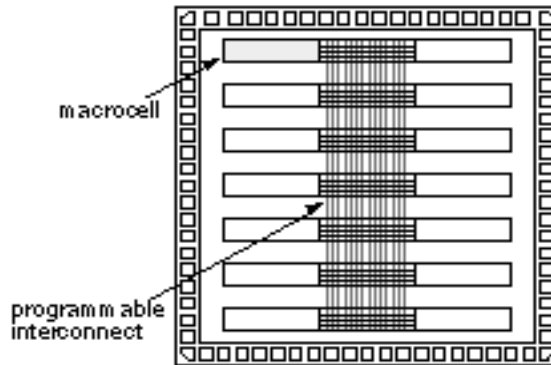
Programmable Logic Device

- ◆ AND-OR plan med programmerbara sammankopplingar
- ◆ Konstruktören programmerar sammankopplingarna
- ◆ Inget mask-set behövs
- ◆ Kortare konstruktionstid än GA men lägre prestanda

Copyright Bengt Oelmann 2002

12

Programmable Logic Device



Copyright Bengt Oelmann 2002

13

Field-Programmable Gate Array

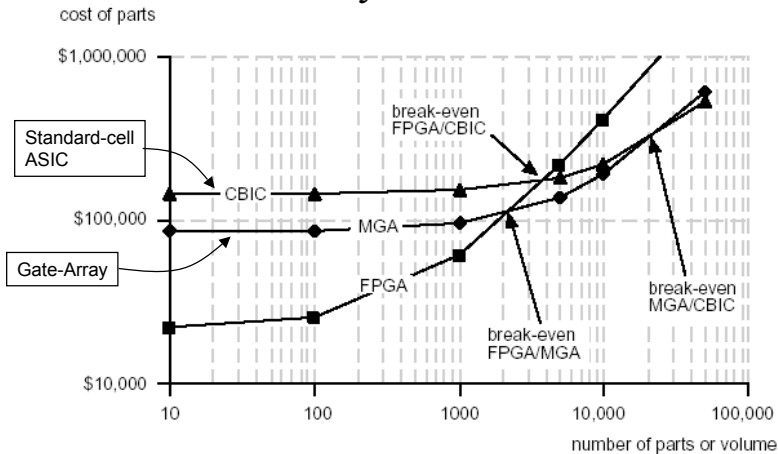
- ◆ Komplexa PLD:er
- ◆ Regelbundna matriser med konfigurbara logiska block
- ◆ Konstruktören programmerar blockens funktionalitet och sammankopplingen mellan dessa
- ◆ Inget mask-set behövs
- ◆ Kortare konstruktionstid jämfört med GA men lägre prestanda

Copyright Bengt Oelmann 2002

14

Val av teknologi – volymer

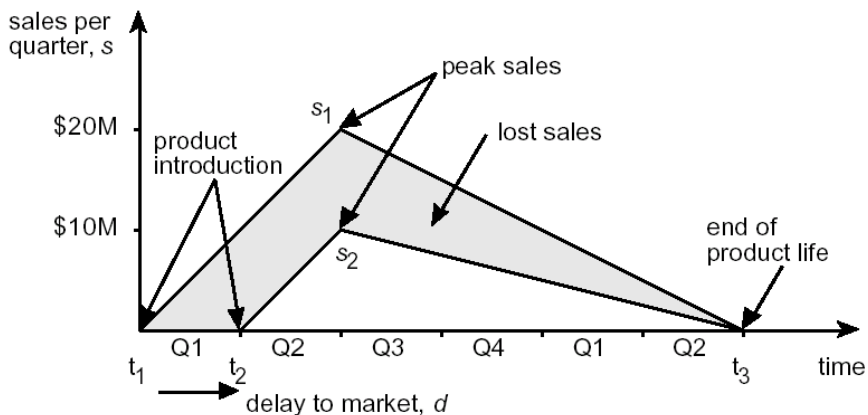
◆ Produktionsvolymer



Copyright Bengt Oelmann 2002

15

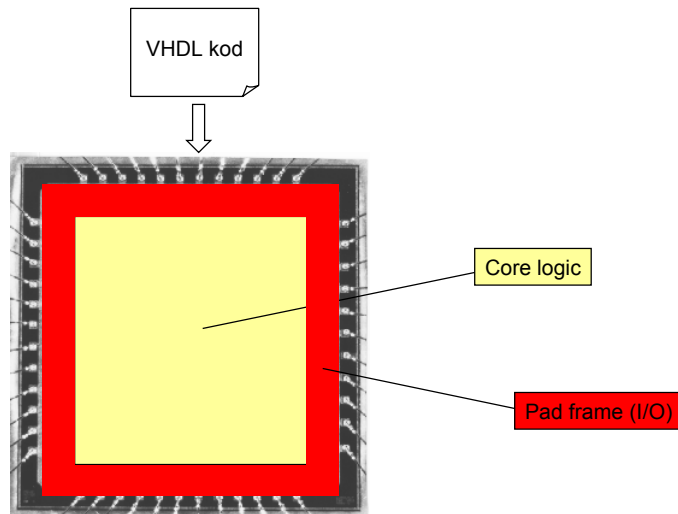
Val av teknologi – konstruktionstid



Copyright Bengt Oelmann 2002

16

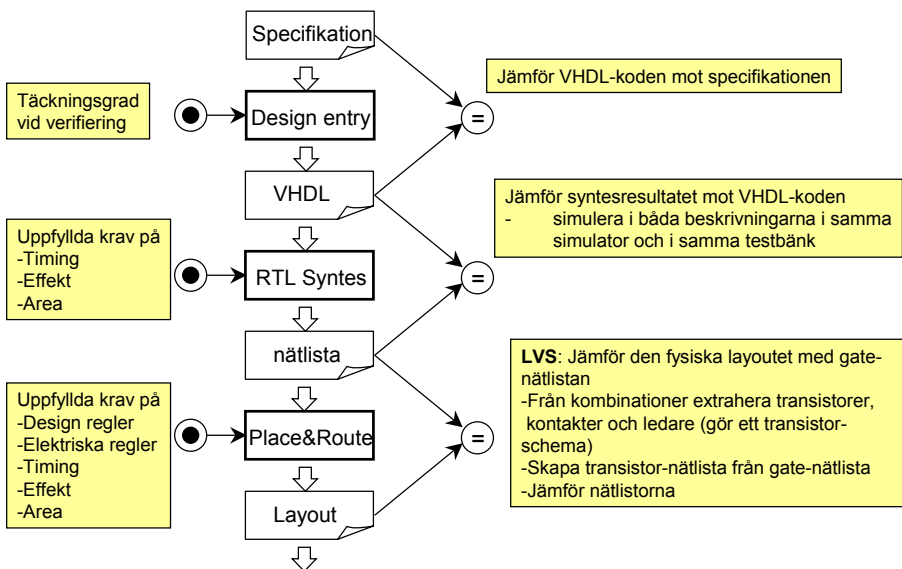
Standard-cell baserad ASIC konstruktion



Copyright Bengt Oelmann 2002

17

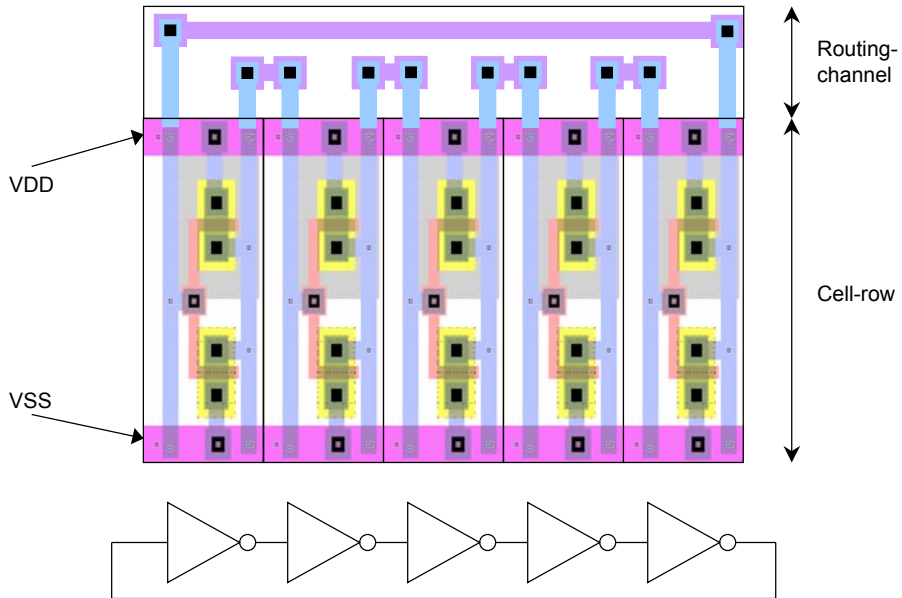
Konstruktionsflöde för standard-cell ASIC



Copyright Bengt Oelmann 2002

18

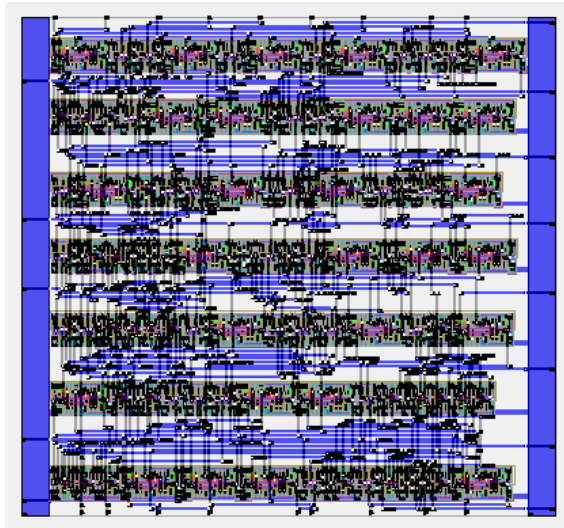
Standard-cell Place & Route



Copyright Bengt Oelmann 2002

19

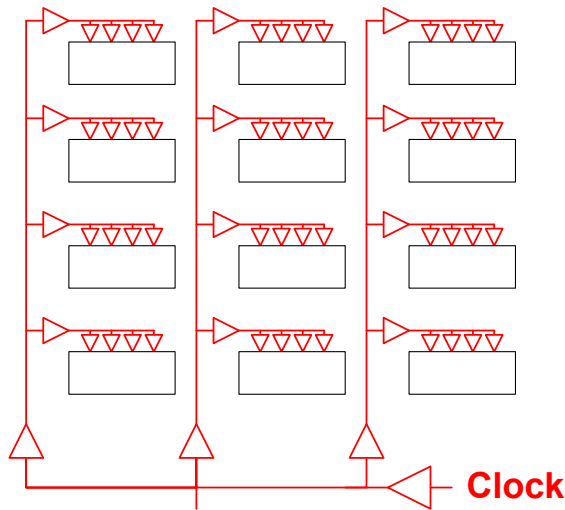
Standard-cell layout



Copyright Bengt Oelmann 2002

20

Klockdistribution- balanserat träd



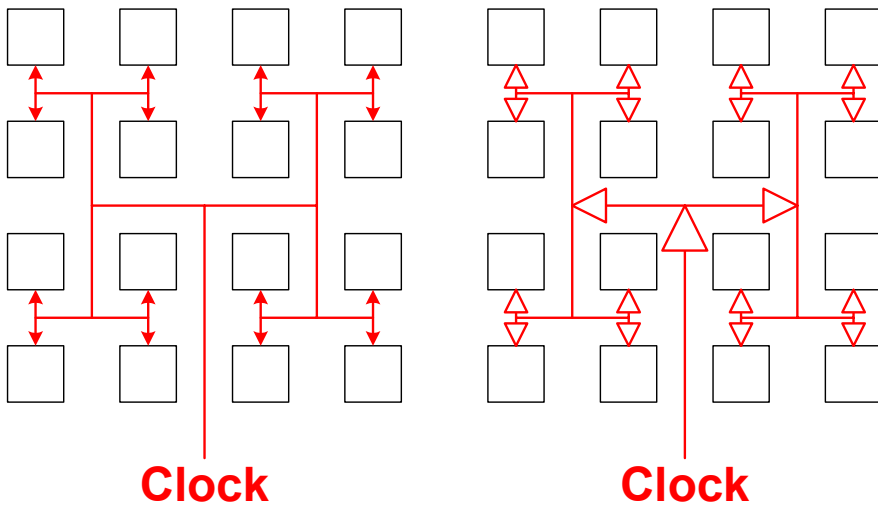
**Distribuerade
buffrar**

Alla ledningar och buffrar är noggrant balanserade

Copyright Bengt Oelmann 2002

21

H-träd



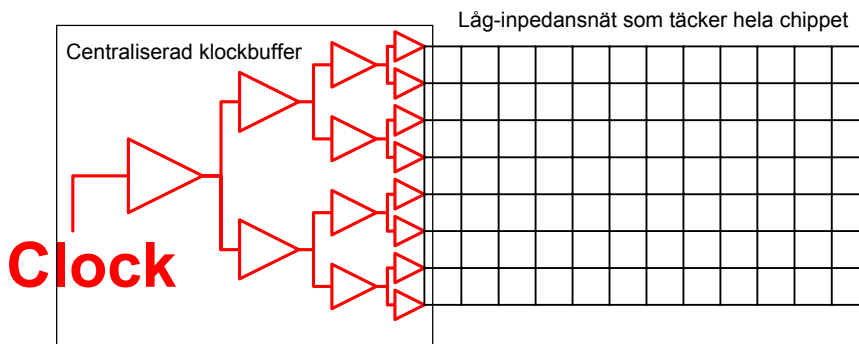
Clock

Clock

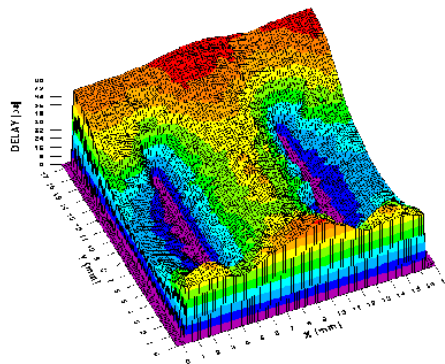
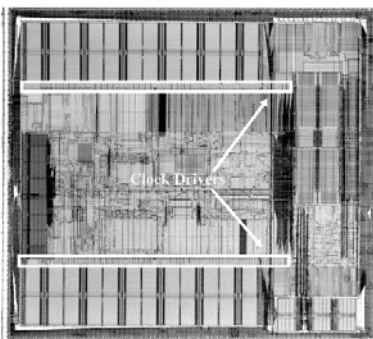
Copyright Bengt Oelmann 2002

22

”Clock-grid”

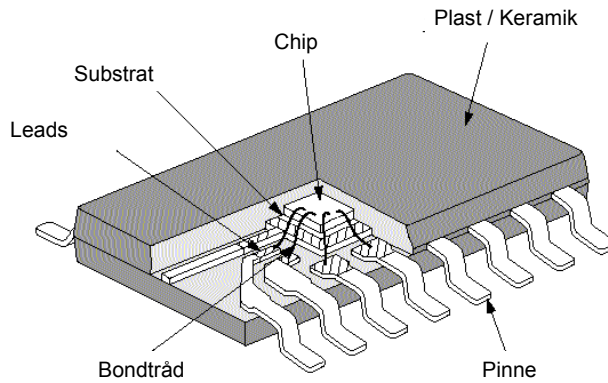


Alpha 21164 (10 Mtr.)



I/O

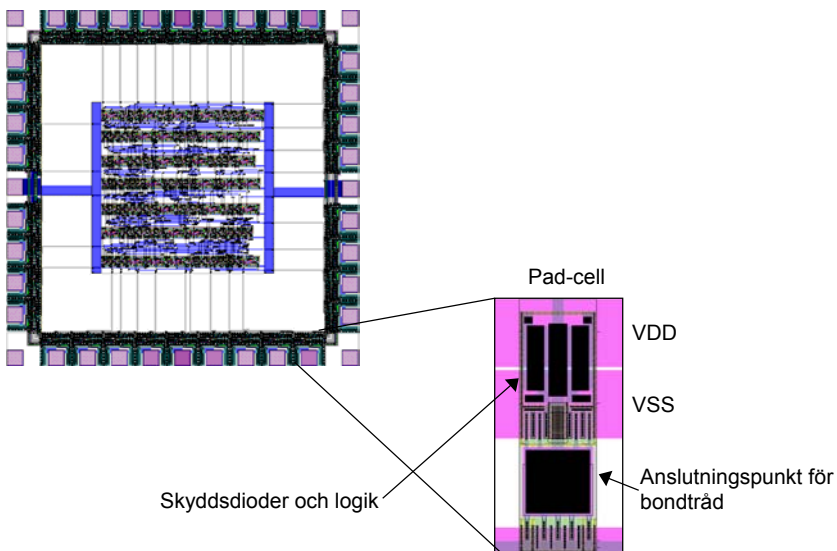
- ◆ Speciella celler – IO-paddar utgör gränssnittet mellan chippets logik och kapsel



Copyright Bengt Oelmann 2002

25

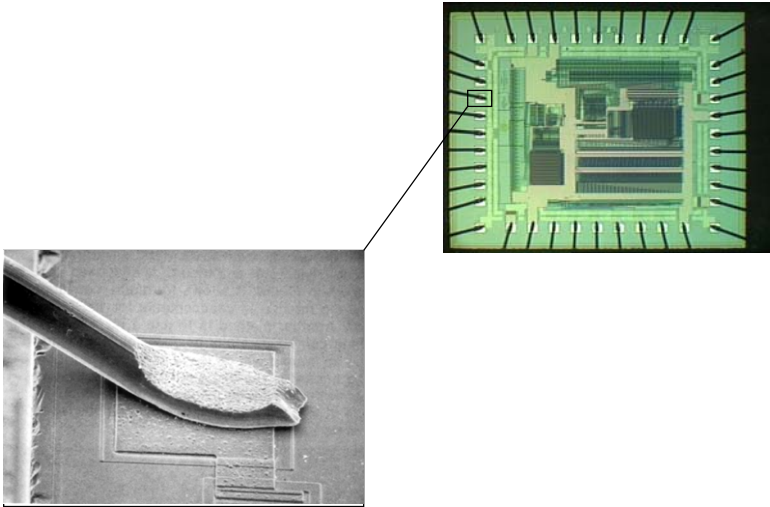
Layout för padram



Copyright Bengt Oelmann 2002

26

Bondning



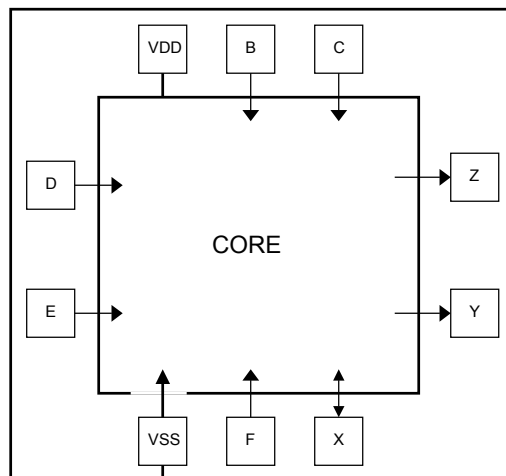
Copyright Bengt Oelmann 2002

27

Pad-celler

♦ Olika typer

- Matningsspänning (VDD och VSS)
- Ingång
- Utgång
- Bi-direktionell
- Div. inbyggda funktioner t.ex:
 - Schmitt-trigger
 - Latch/register



Copyright Bengt Oelmann 2002

28