

Minnen

♦ Innehåll

- Minneselement
 - Låskrets (*eng. latch*)
 - Vippa (*eng. Flip-flop*)
 - Register
- Random-Access Memory (RAM)
- Read-Only Memory (ROM)

1

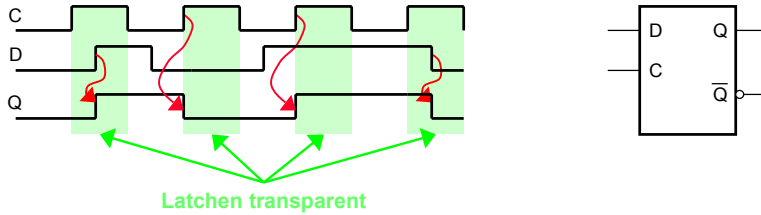
Minneselement

♦ Tillåter lagring av binära variabler för framtida beräkningar

- Latch
 - Dess värde ändras vid klocksignalens aktiva nivå (t.ex C=1)
 - Grundläggande bistabilt minneselement
 - Lagrar 1 bit
- Vippa (*eng. Flip-flop*)
 - Dess värde ändras endast vid klocksignalens flank
 - Lagrar 1 bit
 - Används t.ex i tillståndsmaskiner och register
- Register
 - En grupp vippor som klockas med samma klocka
 - Lagrar en binär variabel som består av flera bitar

2

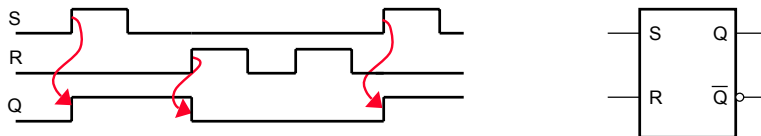
D-latch – funktion



- ◆ En D-latch kan vara i ett av två lägen
 - Transparent – Utgången (Q) följer värdet på ingången (D)
 - Lås – Värdet på utgången (Q) bibehålls och är oberoende av ingången (D)
- ◆ Ingången C kontrollerar i vilket läge latchen befinner sig i

3

SR-latch – funktion

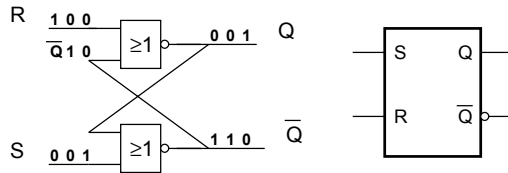


- ◆ En SR-latch har två ingångar som aktiverar latchens operationer
 - ◆ Set: Ingången S sätter latchen till 1 ($Q=1$)
 - ◆ Reset: Ingången R sätter latchen till 0 ($Q=0$)

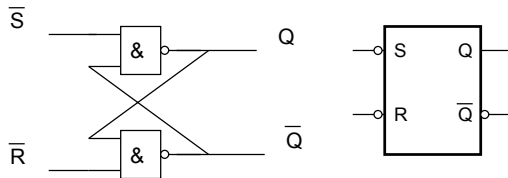
4

SR-latch – uppbyggnad

S	R	Q*	Operation
0	0	Q	Behåll Q
1	0	1	Set Q → 1
0	1	0	Reset Q → 0
1	1	0	Otillåten komb.

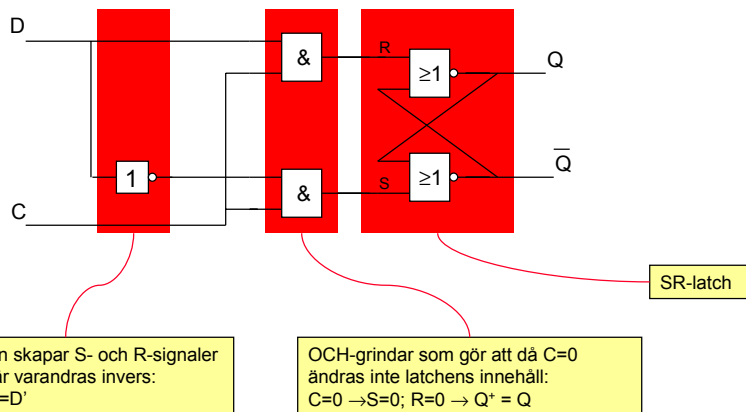


S'	R'	Q*	Operation
0	0	Q	Otillåten komb.
1	0	1	Reset Q → 0
0	1	0	Set Q → 1
1	1	0	Behåll Q



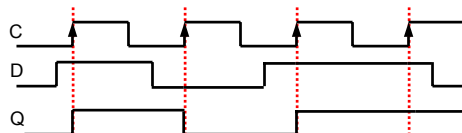
5

D-latch – uppbyggnad

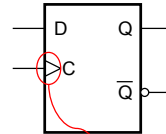


6

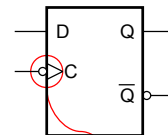
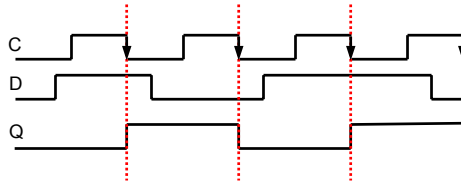
D-vippa – funktion



D-vippan "samlar" värdet på D-ingången vid klocksignalens flank



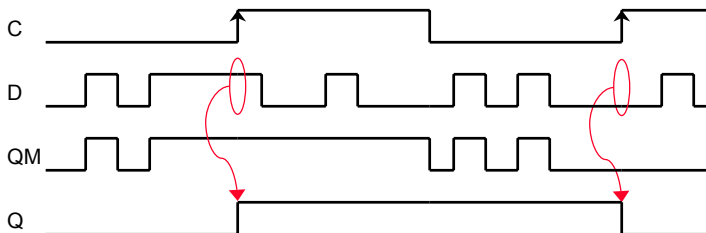
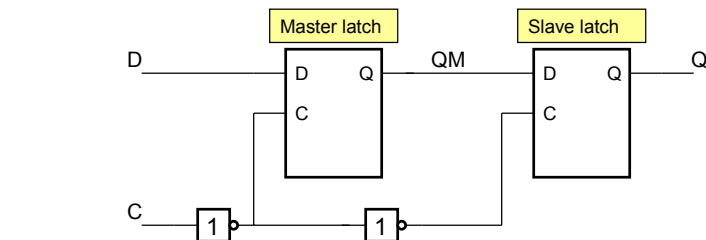
Positiv flank



Negativ flank

7

D-vippa – uppbyggnad



Master Transparent	Master Låser	Master Transparent	Master Låser
Slave Låser	Slave Transparent	Slave Låser	Slave Transparent

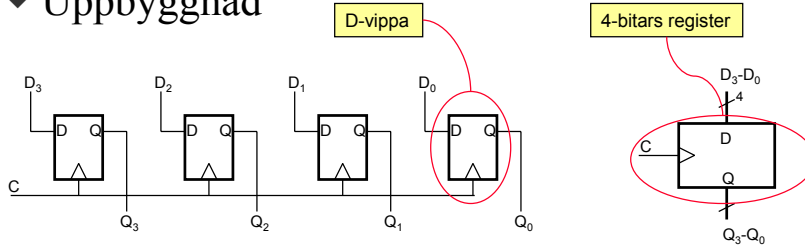
8

Register

♦ Funktion

- Lagrar ett n-bitars binärt tal
- Bitarna i talet skrivs till registret och läses från registret parallellt

♦ Uppbyggnad

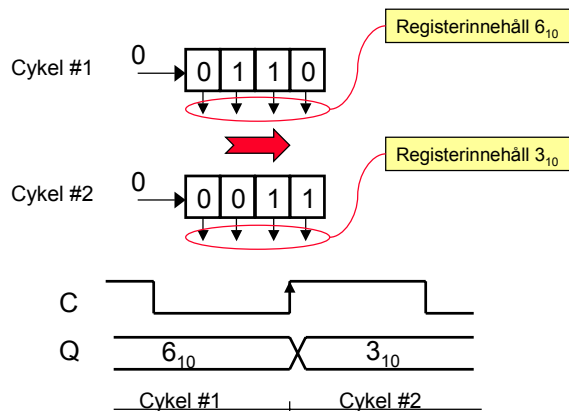


9

Skiftregister – funktion

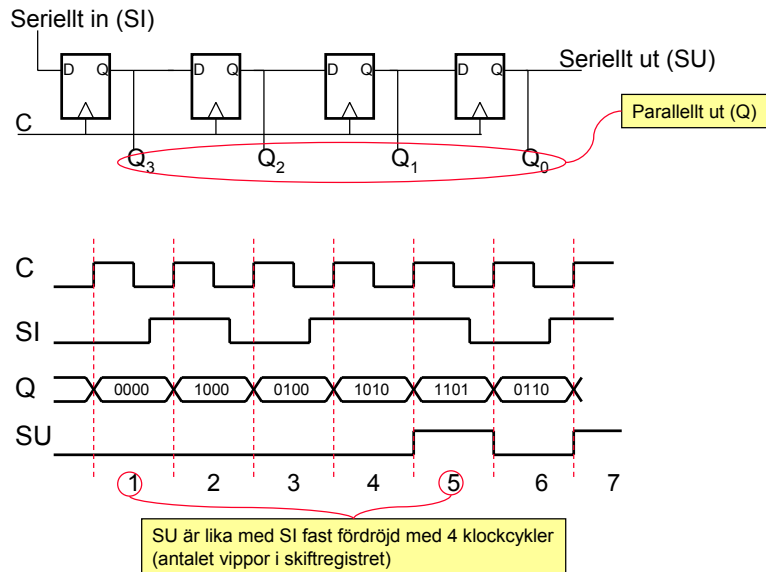
♦ Funktion

- Flyttar talet i ett register i "sidled" åt vänster eller höger



10

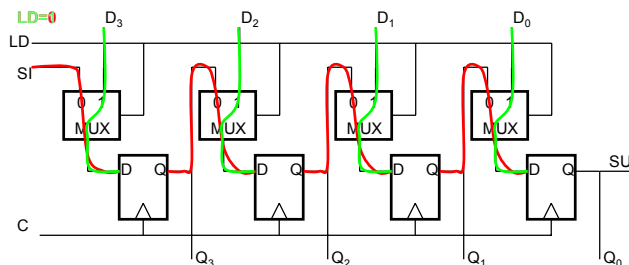
Skiftregister – uppbyggnad



11

Skiftregister med parallell laddning

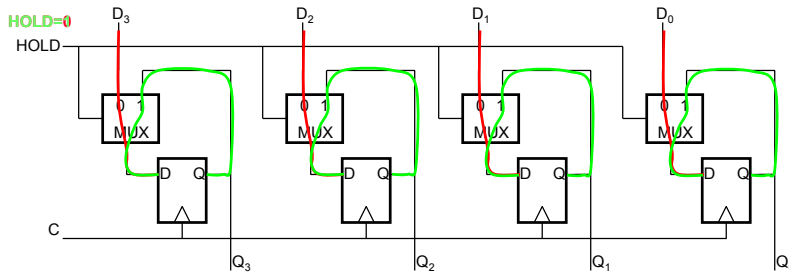
- ◆ Kan ställas i två lägen
 - Skifta innehållet (LD=0)
 - Ladda in ett binärt tal parallellt (LD=1)



12

Register med "håll"-funktion

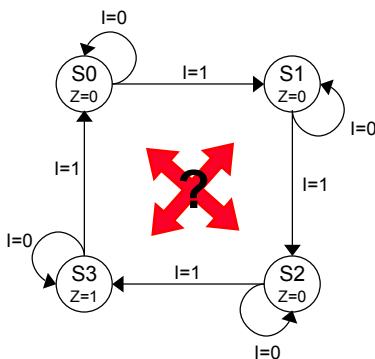
- ◆ Registret kan ställas i två lägen
 - Skriv in nytt värde i registret (hold=0)
 - Behåll det tidigare värdet (hold=1)



13

Initiering av minneselement

- ◆ Motivation
 - Då spänningen slås på är vippornas tillstånd okänt – de kan antingen vara 1 eller 0.
 - För en tillståndsmaskin innebär det att start-tillståndet är okänt



Tillståndskodning

Tillstånd (S)	Binär (Q)
S0	00
S1	01
S2	10
S3	11
q_1q_0	

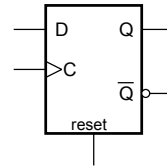
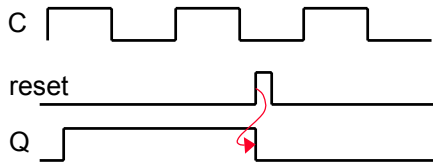
Vid uppstart kan vipporna ha vilket tillstånd som helst

14

D-vippa med reset-signal

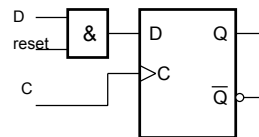
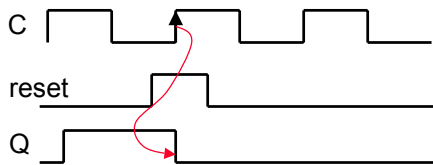
♦ Asynkron reset

- Nollställer vippans innehåll oberoende av klockan



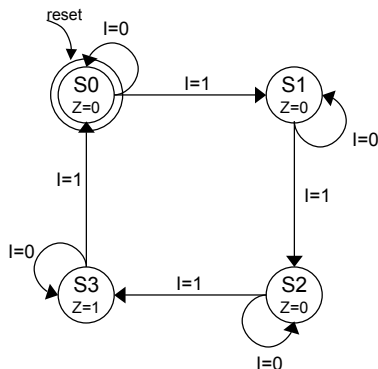
♦ Synkron reset

- Nollställer vippans innehåll vid klockans aktiva flank



15

Initiering av en tillståndsmaskin



Tillståndskodning

Tillstånd (S)	Binär (Q)
S0	00
S1	01
S2	10
S3	11
$q_1 q_0$	

Vid uppstart tvingas maskinen till ett definierat tillstånd

16

Random-Access Memory (RAM)

♦ Generellt

- Stora matriser av minnesceller som kan skrivas och läsas
- Används t.ex i datorers internminne
 - Exekverande program
 - Data för snabb åtkomst

17

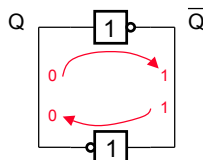
RAM minnescell

♦ Funktion

- Håller 1 bits information statiskt, d.v.s data ligger kvar ända tills nytt data skrivs in

♦ Uppbyggnad

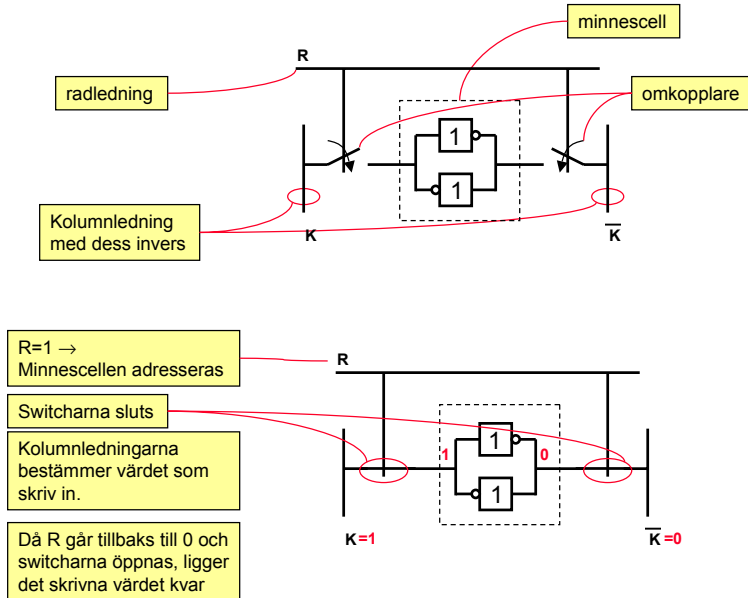
- Konstrueras med två sammankopplade inverterare



Latch, jämför med nor2-latchen

18

Skrivning i minnescell

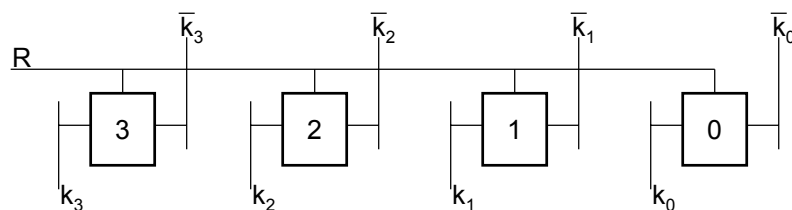


19

Matriser med RAM-celler

♦ Exempel

- 1×4 bitars minne, d.v.s ett binärt tal som består av 4-bitar kan lagras
- Funktion
 - $R=0$: minnescellerna isoleras från kolumnledningarna
 - $R=1$: samtliga minnesceller i ordet kan komma åt antingen för läsning eller skrivning via $k_3 - k_0$

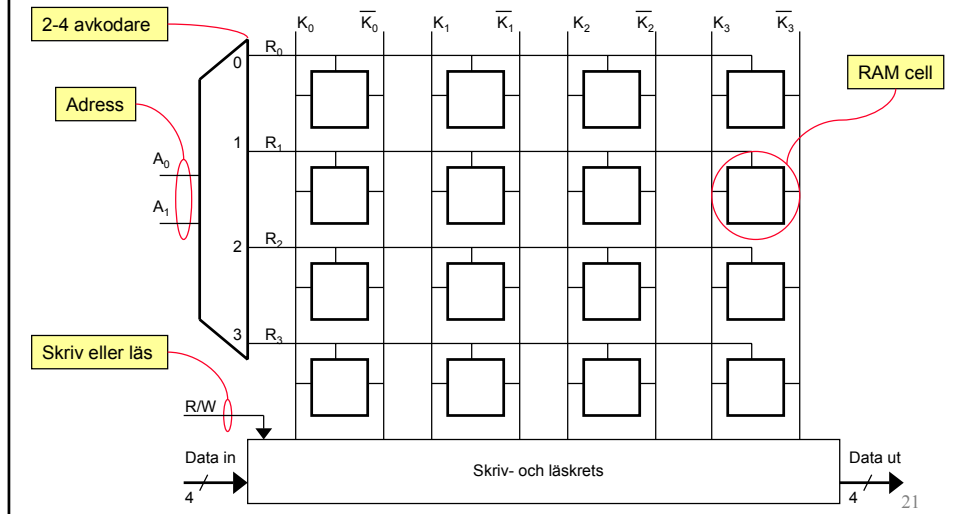


20

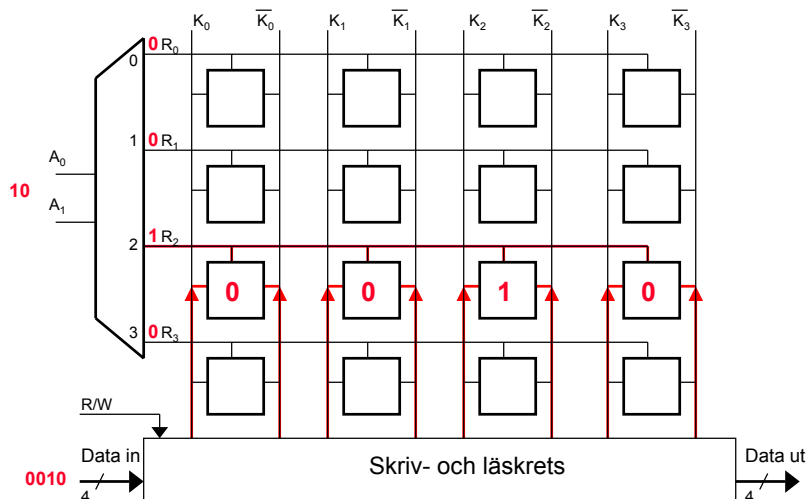
Matris med RAM-celler

♦ Exempel

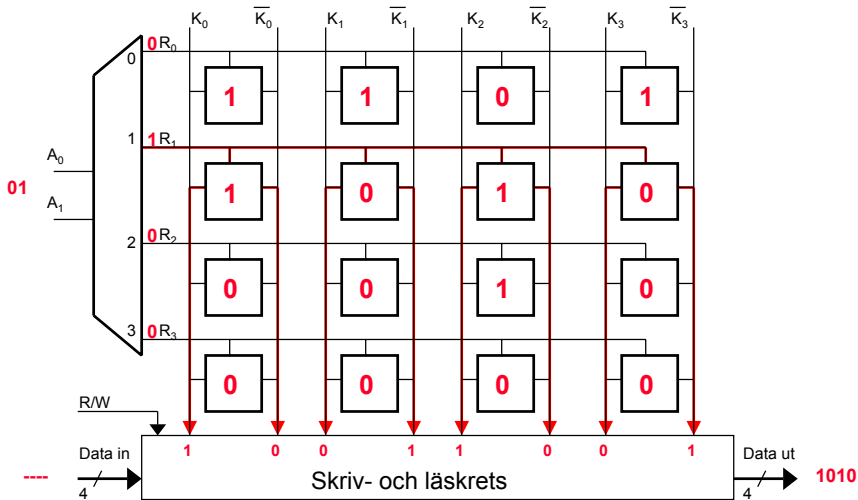
- 4×4 bitars minne (4 binära tal á 4 bitar)



Skrivning i RAM



Läsning i RAM



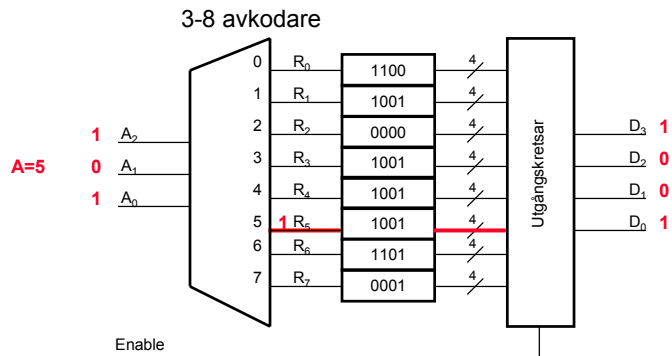
23

Read-Only Memory (ROM)

- ◆ Generellt
 - Permanent minne
 - Innehållet bestäms vid tillverkning
 - Icke-flyktigt minne – data finns kvar om spänningen försvinner
 - Fungerar som en tabell

24

ROM – uppbyggnad och funktion



25

SLUT på Föreläsning 6.1

◆ Innehåll

- Minneselement
 - Låskrets (eng latch)
 - Vippa (eng. Flip-flop)
 - Register
- Random-Access Memory (RAM)
- Read-Only Memory (ROM)

26