

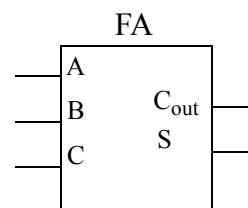
Laboration i digitalteknik: Laboration 1

1.0 Uppgift

- 1.1 En full-adderare är en krets som kan addera två stycken binära tal. Konstruera en 1-bits full-adderare från sanningstabellen nedan.

Tabell 1: Sanningstabell för full-adderare

A	B	C	S	C _{out}
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1



2.0 Utförande

- 2.1 Ta fram de logiska uttrycken för S och C_{out} på summa-av-produkt form.
- 2.2 Koppla upp kretsen i *Electronics Workbench* och verifiera funktionen innan du kopplar upp den på kopplingsbordet. Använd valfria logiska grindar.
- 2.3 Skriv om det logiska uttrycket i 2.1 på NAND-NAND form. Antag att du endast har tillgång till 2-ingångars NAND grindar för uttrycket för C_{out} och enbart 3-ingångars NAND grindar för uttrycket för S.
- 2.4 Koppla upp kretsen i *Electronics Workbench*, med enbart NAND-grindar, och verifiera så att samma resultat erhålls som i 2.2
- 2.5 Den logiska funktionen exklusive-eller (XOR) har funktionen $y = a \text{ xor } b = a' \cdot b + b' \cdot a$. Använd komponenten 7486, som har fyra stycken 2-ingångars XOR-grindar, för den logiska funktionen för S. Utgå från uttrycket på summa-av-produktform.
- 2.6 Koppla upp kretsen på kopplingsbordet och jämför med resultatet från 2.2
- 2.7 Konstruera en adderare för två 8-bitars tal. Använd standardkretsen 7483 som är en 4-bitars adderare.

3.0 Redovisning

Laborationen ska redovisas i rapportform med följande innehåll:

- 3.1 Problemställning
- 3.2 Karnaugh diagram
- 3.3 Övergången från summa-av-produkt form till NAND-NAND form.
- 3.4 Omskrivning av S så att XOR-grindar kan användas.
- 3.5 Logikschema för S och Cout på summa-av-produkt form, NAND-NAND form samt logikschema för uttrycket för S med XOR-grindar.
- 3.6 Blockschema för 8-bitars adderaren

Namn	
Klass	
Kommentar (lab. handledare)	